

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-74960

(43)公開日 平成5年(1993)3月26日

(51)Int.Cl.
H 01 L 21/90
C 23 C 16/50
H 01 L 21/90

識別記号 庁内整理番号
K 7353-4M
7325-4K
V 7353-4M

F I

技術表示箇所

審査請求 未請求 請求項の数5(全6頁)

(21)出願番号 特願平4-28000

(22)出願日 平成4年(1992)2月14日

(31)優先権主張番号 特願平3-60068

(32)優先日 平3(1991)3月25日

(33)優先権主張国 日本 (JP)

(71)出願人 000005223

富士通株式会社
神奈川県川崎市中原区上小田中1015番地

(72)発明者 阿部 直道

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 工藤 寛

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(74)代理人 弁理士 青木 朗 (外2名)

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

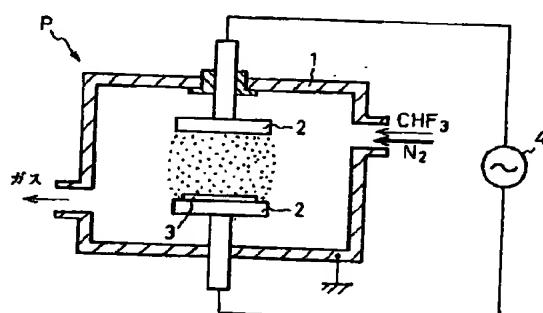
【目的】 比誘電率が低くしかも密着性に優れかつ熱フローの問題が生じない層間絶縁膜を形成することを目的とする。

【構成】 かかる目的を達成するため基板上に第一の配線を形成し、次いで一般式1:

$$C_x F_y H_z \quad (1)$$

(式中、Xは1~5の整数であり、Yは1~10の整数であり、更にZは0~5の整数である)で表わされる化合物ガス又は該化合物ガスおよび水素を反応ガスとして用いてプラズマ重合法により該第一の配線上を含む基板上に層間絶縁膜を形成するように構成する。

本発明の一実施例に係る半導体装置の製造方法の
主要工程の説明図



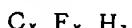
【特許請求の範囲】

【請求項1】 基板上に第一の配線を形成し、次いで—*



(式中、Xは1～5の整数であり、Yは1～10の整数であり、更にZは0～5の整数である)で表わされる化合物ガス又は該化合物ガスおよび水素を反応ガスとして用いてプラズマ重合法により該第一の配線上を含む基板上に層間絶縁膜を形成し、次いで該層間絶縁膜上に第二の配線を形成することを含んでなる、半導体装置の製造方法。

【請求項2】 前記第二の配線上を含む基板上に絶縁膜を形成し、該絶縁膜上に複数のチップを搭載し次いで該※



(式中、Xは1～5の整数であり、Yは1～10の整数であり、更にZは0～5の整数である)で表わされる化合物ガス又は該化合物ガスおよび水素を反応ガスとして用いてプラズマ重合法により前記絶縁膜を形成する、請求項2の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に関し、更に詳しくは改良された層間絶縁膜の製造方法に関する。この本発明でいう半導体装置とは、多層配線構造を有するICチップのみならず、このようなICチップを多数基板上に組込んだ構造の装置、例えばマルチチップモジュールをも言うものとする。

【0002】半導体装置は、近年その小型化・高速化に伴い集積度の向上が非常に重要となってきている。このために、多層配線が必要である。多層配線をなすためには層間絶縁膜が必要である。ところで、多層配線の間に層間絶縁膜を介した配線容量が避け難く、この配線容量が大きいと信号伝播速度がそれだけ遅くなる。これは、マルチチップモジュールについても同様である。すなわち、マルチチップモジュールの実装密度を上げようとした場合、チップ間の配線は下層の基板内において多層配線となり、また配線間隔もせばまってしまう。そうすると、配線間の容量による、信号伝送の遅延が問題となってくる。従来の絶縁層の材料ではいずれも誘電率が3以上と大きく、高速ICのマルチチップモジュールでは、この配線容量による遅延が深刻な問題となっている。

【0003】

【発明が解決しようとする課題】従来、半導体装置における層間絶縁膜として、SiO₂膜、PSG膜又はポリイミド膜等を使用していた。しかるに、従来技術に係る前記の層間絶縁膜は、いずれも比誘電率が大きいものであった。ちなみに、SiO₂の比誘電率は4.0、PSGの比誘電率も4.0であり、またポリイミドの比誘電率は3.2である。

*般式1：

(1)

※チップを前記第一又は第二の配線と選択的に接続することを特徴とする請求項1の半導体装置の製造方法。

【請求項3】 一般式1で表わされる化合物が、CHF₃、CH₂F₂、C₂F₄、C₂F₆、C₃F₈、又はC₄F₈の一種である請求項1の半導体装置の製造方法。10 【請求項4】 CF₄およびH₂の混合ガスを用いてプラズマ重合を行う請求項1の半導体装置の製造方法。

【請求項5】 一般式1：

(1)

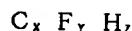
★【0004】従って、従来の製造方法による場合層間絶縁膜の配線容量が大きくなるという欠点があった。このように配線容量が大きくなると前記のように半導体装置の動作スピードが遅くなる。このような問題を解決する手段として、フッ素樹脂膜を層間絶縁膜の一部に用いる方法が公知となっている(特開平3-34558)。すなわち、この方法は比誘電率が小さい材料、すなわちフッ素樹脂を用い、この樹脂の溶液をスピンドルコート法等により塗布・熱処理して層間絶縁膜を形成せんとするものである。

20 【0005】しかし、この方法による場合次の2つの問題点がある。密着性の問題と熱フローの問題である。すなわち、第1の密着性に関しては、スピンドルコート法等で塗布・熱処理して得られたフッ素樹脂膜とその下層との密着性が良くないと言う点である。このような密着性不良のため、次の加熱工程で形成されたフッ素樹脂膜が剥離してしまうという事態が生じる。第2の熱フローの問題とは、フッ素樹脂のガラス転移温度(Tg)は100°C前後であり、この100°Cを越えて熱処理(例えば200°C以上、例えば、素子ダメージを除くためのアニール工程、又はアッセンブリー工程においてチップをパッケージに組込む工程)すると樹脂が軟化し、流動性を持つに至るということである。このように樹脂が流動してしまうと、形成されたフッ素樹脂のパターン(例えばスルーホール等)の形状がくずれてしまう等という問題を生じる。

30 【0006】本発明は、前記問題点を解決するためになされたものであり、絶縁膜の比誘電率を小さく保持し、密着性に秀れかつ熱フローの問題が生じない層間絶縁膜を得ることを目的とする。

【0007】

【課題を解決するための手段】本発明はかかる目的を達成するためになされたものであり、本発明の半導体装置の製造方法は基板上に第一の配線を形成し、次いで一般式1：



(1)

(式中、Xは1～5の整数であり、Yは1～10の整数であり、更にZは0～5の整数である)で表わされる化合物ガス又は該化合物ガスおよび水素を反応ガスとして用いてプラズマ重合法により該第一の配線上を含む基板上に層間絶縁膜を形成し、次いで該層間絶縁膜上に第二の配線を形成することを含んでなる。

【0008】本発明は、更に前記の工程に加え、絶縁膜を形成し、該絶縁膜を介して複数のチップを搭載し次いで該チップを前記第一又は第二の配線と選択的に接続することを特徴とする。この後者の発明は、マルチチップモジュールの多層配線部分の絶縁膜の形成に適用されるものである。なお、前記絶縁膜の形成は前記式1で表わされる化合物又は該化合物および水素を用いてプラズマ重合法により好ましく行うことができる。

【0009】本発明方法においてプラズマ重合は、プラズマ発生機構を有する反応容器(プラズマ重合装置)内で、通常のプラズマCVD法を用いて好ましく行うことができる。本発明方法で用いられる好ましい反応ガスは、式1の化合物中、X、YおよびZが小さい整数の化合物であり、例えばCH₂F₂、CH₂F₂、C₂F₄、C₂F₄、C₂F₆、又はC₄F₈である。

【0010】また、これらのガスとH₂との混合ガスも好ましくは用いられ、例えばCF₄およびH₂との混合ガスも好ましく用いられる。

【0011】

【作用】上記本発明方法によって得られる重合膜は、炭素とフッ素と(またはこれに少量の水素と)からなるポリマーからなり、比誘電率は2.0～2.5と低比誘電率である。また、この方法では、基板表面はプラズマの荷電粒子の衝撃を受けるので、表面にダンギングボンドが生じる。このため、通常、この種のポリマーで問題となる、密着性も充分良好なものが得られる。

【0012】さらに、本発明方法で得られるポリマーは高い架橋密度を持つ。このため従来例のフッ素樹脂においてみられるような熱フローが起きない。また、絶縁耐圧、耐熱性、耐薬品性の点でも充分半導体装置の製造工程に耐えるものを得ることができる。以下、図面を参照しつつ本発明を実施例により更に説明するが、本発明がこれらの実施例に限定されることはもとよりである。

【0013】

【実施例】例1

図1は本発明の一実施例に係る半導体装置の製造方法の説明図である。図1において、1は0.5 Torrに減圧された反応容器Pである。この反応容器1内には平行平板電極2が設けられている。この平行平板電極2の一方に基板3を載置し、反応容器1内に反応ガス、例えばCH₂F₂を流入する。上記の平行平板電極2に高周波(RF)電源4をもって高周波電圧を印加すると、電極間に放電が発生し、CH₂F₂が電離されてプラズマが発生し、反応ガス分子が活性状態に励起されて基板3上

に堆積し薄膜を形成する。

【0014】以下、更に図2に基づき説明する。シリコン基板11上にホトリソグラフィー技術を用い、材質としてアルミニウムを用い第一の配線層12(厚み: 1 μm)をパターン形成する(図2(A))。次いで図1で示した反応容器1内に基板11を載置し下記の条件でプラズマ重合を行った:

使用反応ガス: C₂F₄

流量: 250 SCCM

圧力: 0.1 torr

電力: 300 W

以上の条件のもとでプラズマ重合を10分間行い、約1 μmの絶縁膜13を堆積した(図2(B))。

【0015】次いで、公知のホトリソグラフィー法により前記絶縁膜13にスルーホール14を形成する(図2(C))。次いでアルミニウムを用い第二の配線層15(厚み: 約1 μm)を形成し(図2(D))、最後に第二の配線層をバーニングした(図2(E))。上記のプロセスで得られた絶縁膜をXPS(X-ray Photoelectron Spectroscopy)法を用いて次の絶縁膜の組成構造を得た:

C-C 構造: 5%

C-CF_x " ; 25%

CF " ; 37%

CF₂ " ; 21%

CF₃ " ; 12%

この分析結果から得られた絶縁膜は高度に架橋した構造を採っていることが判明する。

【0016】次に得られた絶縁膜の耐熱性をTG-DTA(Thermogravimetry-Differential Thermol Analysis)法を用いて測定した。この結果、膜の耐熱性は、空気中で370°Cであった。また、絶縁膜の誘電率(ε_r)は2.4であった。

例2

例1と同様の手順をくり返した。但し、プラズマ重合の条件は次の如くであった。

【0017】

使用反応ガス: C₂F₄

ガス流量: 250 SCCM

圧力: 0.5 torr

電力: 300 W

以上の条件のもとで得られた絶縁膜について例1と同様に耐熱性を測定した。その結果、空気中で350°Cであった。また、比誘電率(ε_r)は2.4であった。

例3

例1と同様の手順をくり返した。但し、プラズマ重合の条件は次の如くであった。

【0018】

使用反応ガス: CH₂F₂

ガス流量: 250 SCCM

圧力: 0.5 torr

電力: 300W

3分間で $1 \mu\text{m}$ 薄膜を堆積した。

【0019】得られた絶縁膜の耐熱性は 350°C であり、比誘電率は 2.5 であった。

例4

例1と同様の手順をくり返した。但し、プラズマ重合条件は次の如くであった。

使用反応ガス: CF_4 と H_2 の混合ガス (2対1の割合)

ガス流量: 300 SCCM

圧力: 0.1 torr

電力: 300W

得られた絶縁膜の耐熱性は (350°C)、比誘電率は (2.5) であった。

例5

この例はプラズマ重合を用いて層間絶縁膜を形成するマルチチップモジュールの製造方法の一実施例である。

【0020】アルミナ基板21上にスクリーン印刷を行い、材質としてタンクスチレンを用い第一の配線層22 (厚み: $10 \mu\text{m}$) をパターン形成する (図3 (A))。次いで図1で示した反応容器 (カソードカップルのプラズマチャンバー) 1内に基板11を載置し下記の条件でプラズマ重合を行った:

使用反応ガス: C_2F_4

流量: 300 SCCM

圧力: 0.1 torr

電力: 300W

以上の条件のもとでプラズマ重合を2分間行い、約 $10 \mu\text{m}$ の第一の絶縁膜23を堆積した (図3 (B))。

【0021】次いで、公知のホトリソグラフィー法により前記絶縁膜23にスルホール24を形成する (図3 (C))。次いでアルミニウムを用い前記と同じ条件で第二の配線層25 (厚み: 約 $3 \mu\text{m}$) を形成し (図3 (D))、最後に第二の配線層をバーニングした (図3 (E))。

【0022】次いで第一の絶縁膜形成と同一の条件下でプラズマ重合を行い第二の絶縁膜16 (厚さ: 約 $2 \mu\text{m}$) を堆積した (図4 (F))。上記のプロセスで得られた絶縁膜の比誘電率を測定したところ、 $\epsilon = 2.4$ であった。次いで、公知のホトリソグラフィー法により前記第二の絶縁膜16にスルホール27を形成した (図4

(G))。

【0023】最後にこのようにして作成したプリント基板に、通常のボンディング法を用い半導体チップAを組込み半導体装置を完成した (図4 (H))。

例6

C_4F_8 の反応ガスを用い例5と同様の条件下で手順をくりかえし、それぞれ約 $2.0 \mu\text{m}$ の絶縁膜23, 26を得た。絶縁膜の誘電率は $\epsilon_r = 2.4$ であった。

例7

CHF_3 の反応ガスを用い、例5と同様の条件下で手順をくりかえし、それぞれ約 $0.8 \mu\text{m}$ の絶縁膜13, 16を得た。絶縁膜の誘電率は $\epsilon_r = 2.5$ であった。

例8

CF_4 と H_2 の混合ガスを用い、次のプラズマ重合条件下例5と同様のプロセスを行った。

【0024】

CF_4 : 300 SCCM

H_2 : 200 SCCM

圧力: 0.4 torr

r.f.パワー: 300W

2分間の処理で、それぞれ約 $1.8 \mu\text{m}$ の絶縁膜23, 26を得た。絶縁膜の誘電率は $\epsilon_r = 2.5$ であった。例5~8はカソードカップルの例であるが、アノードカップルあるいは誘導結合のプラズマ装置でも同様の成膜を行うことができる。

【0025】以上説明したように本発明は構成されるものであるから、得られる層間絶縁膜の比誘電率が低く、かつち密な薄膜を得る効果を奏する。従って、配線遅延を大幅に改善することが可能となる。また公知の方法の如くフッ素樹脂をスピンドルコートして得られた膜のように、熱フロー、密着性の問題がない。

【図面の簡単な説明】

【図1】本発明の一実施例に係る半導体装置の製造方法の主要工程の説明図である。

【図2】本発明の一実施例の工程図である。

【図3】本発明の他の実施例の工程図 (一部) である。

【図4】本発明の他の実施例の残りの工程図である。

【符号の説明】

11, 21…基板

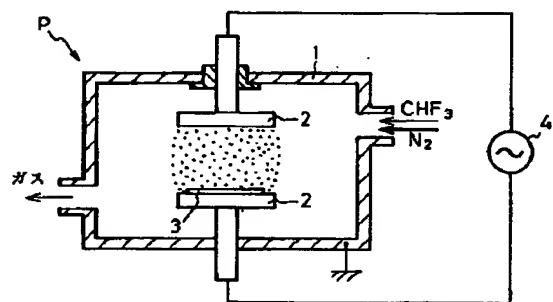
12, 22…第一の配線層

13, 23…絶縁膜

15, 25…第二の配線層

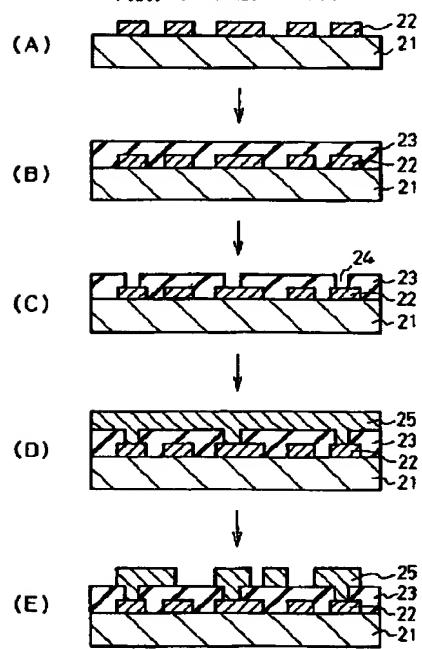
【図1】

本発明の一実施例に係る半導体装置の製造方法の主要工程の説明図



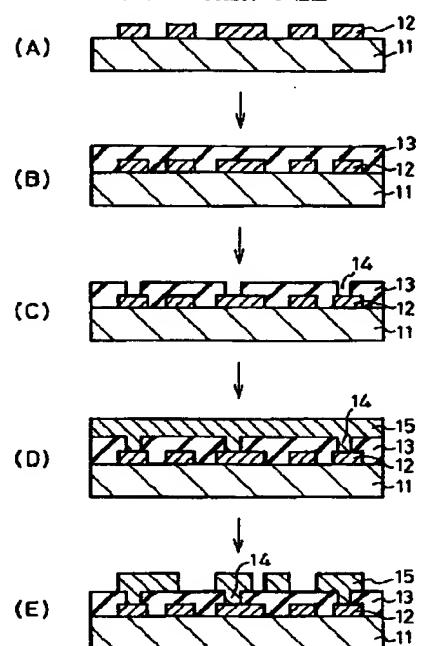
【図3】

本発明の他の実施例の工程図



【図2】

本発明の一実施例の工程図



11…基板
12…第一の配線層
13…絶縁層
15…第二の配線層

【図4】

本発明の他の実施例の工程図(続き)

